



# CHAPITRE N°3 : Logique combinatoire

## PLAN :

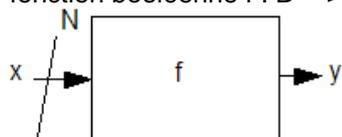
I) Algèbre de Boole	p1
II) Étude d'une fonction logique	
1) Spécification	p3
2) Analyse	p3
3) Synthèse	p4
III) Étude de fonctions usuelles	
1) Le multiplexeur à 2 entrées de 1 bit	p4
2) Le multiplexeur à 2 entrées de 3 bits	p5
3) Addeur	p5



## I) Algèbre de Boole

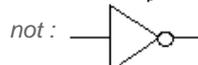
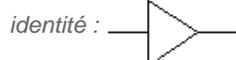
$B = \{0;1\}$

fonction booléenne  $f : B^N \rightarrow B$

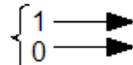


représentation symbolique de l'interface.

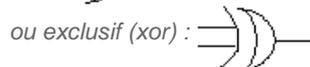
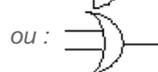
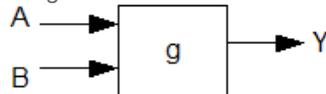
ex de fonctions :



sources de bit :



$B^2 \rightarrow B$  :



$\{0;1, xor\}$  est un groupe  
ainsi que  $\{0;1, +, x\}$ .

### ● Règles :

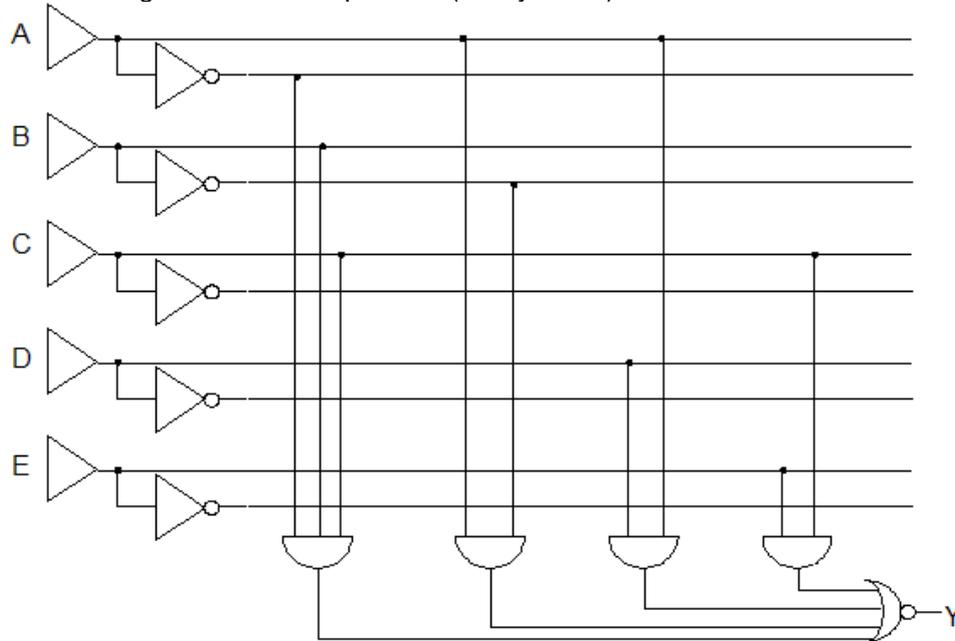
- $A.(B+C) = A.B + A.C$
- $A+(B.C) = (A+B).(A+C)$
- $A+A = A$
- $AxA = A$
- $nxA = A$
- $A^n = A$
- $0+A = A$  et  $0*A=0$
- $1+A = 1.$

$Y = \bar{A} \times B \times C + A \times \bar{B} + \bar{D} \times A + E \times \bar{C}$  (c'est un monôme)

on fait une table de vérité : (on fait la symétrie pour trouver les chiffres (binaires réfléchis))

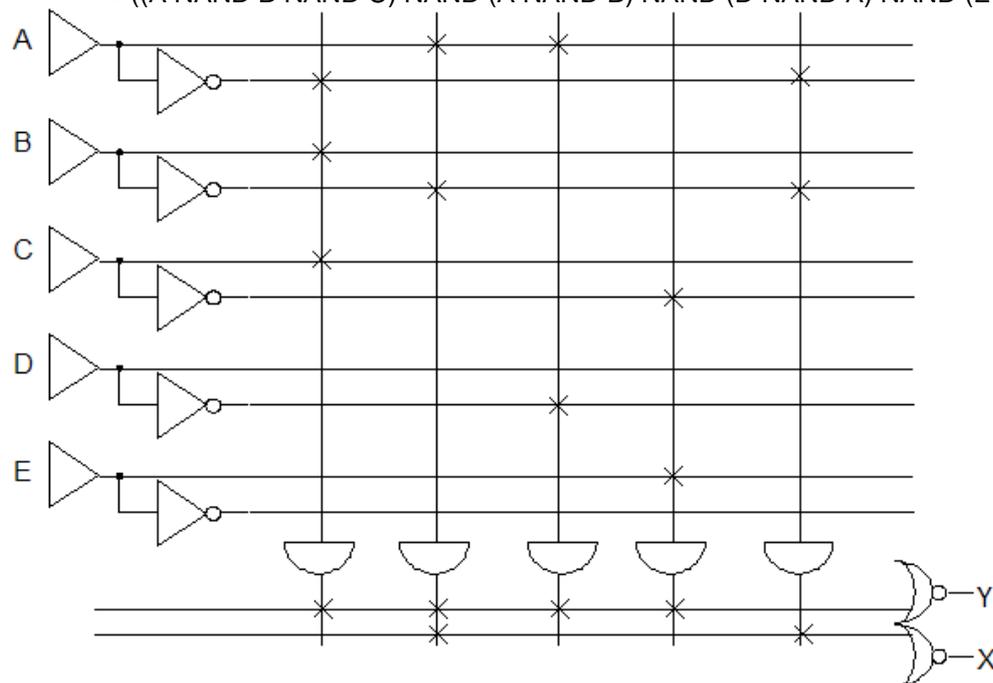
ABC DE	000	001	011	010	110	111	101	100
00			1		1	1	1	1
01	1		1	1	1	1	1	1
11	1		1	1	1		1	1
10			1				1	1

Les cases grisées se correspondent (car symétrie)



(NOR, AND, OR) : système générateur  
(NOT, NAND)  
(NOT, NOR)

donc  $Y = \bar{A} \times B \times C + A \times \bar{B} + \bar{D} \times A + E \times \bar{C}$   
 =  $(\bar{A} \times B \times C + A \times \bar{B} + \bar{D} \times A + E \times \bar{C})$  "double barre"  
 =  $((\bar{A} \times B \times C)$  "barre" .  $(A \times \bar{B})$  "barre" .  $(\bar{D} \times A)$  "barre" .  $(E \times \bar{C})$  "barre") "barre"  
 =  $((A \text{ NAND } B \text{ NAND } C) \text{ NAND } (A \text{ NAND } B) \text{ NAND } (\bar{D} \text{ NAND } A) \text{ NAND } (E \text{ NAND } \bar{C}))$



c'est un réseau logique matriciel  
 $XOR(A,B) = \bar{A} \cdot B + A \cdot \bar{B}$ .

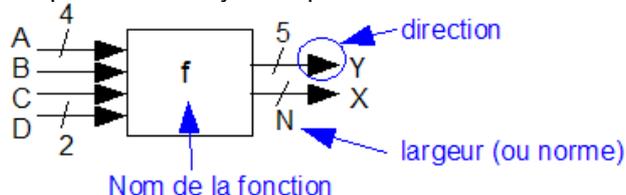


## II) Étude d'une fonction logique

### 1) Spécification

#### a) Interface

- représentation symbolique



- tableau

signaux	direction	largeur	sémantique
A	entrée	4	donnée
B	E	1	commande
C	E	1	...
D	E	2	
Y	S	5	
X	S	N	



#### b) Comportement

- table de vérité
- Karnaugh
- polynôme booléen avec des portes
- tableau d'expression algébrique
- schéma bloc de la structure
- réseau logique

spécification :

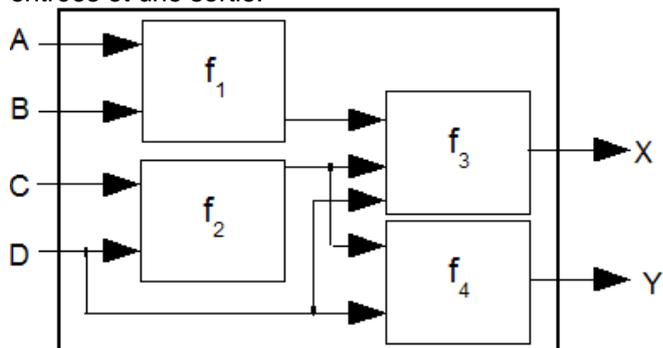
B	C	X	Y
0	0	G1(A,D)	G2(A,D)
0	1	G3(A,D)	G4(A,D)
1	1		
1	0		

Dans la colonne de Y, pas d'entrée.



### 2) Analyse

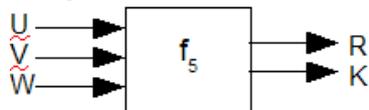
1) analyser la fonction à partir de l'interface et du comportement pour en déduire une structure plus simple par décomposition structurale et récursive jusqu'à n'avoir que des fonctions « simples » de quelques entrées et une sortie.



(schéma bloc de la fonction f)

c'est la première décomposition, puis il faut étudier les fonctions du schéma.

2) établir le polynôme booléen réduit de chacune des quelques sorties des fonctions constitutives terminales  
 $R = \bar{U} \cdot W + U \cdot \bar{V}$



### 3) Synthèse

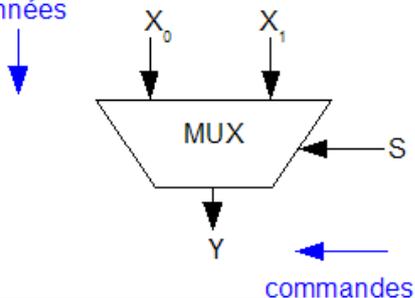
Exprimer chacun des polynômes booléens sur des portes existantes et représenter le réseau logique.

### III) Étude de fonctions usuelles

#### 1) Le multiplexeur à 2 entrées de 1 bit

##### a) Spécification

interface :  
données



signal	direction	largeur	sémantique
X0	entrée	1	donnée
X1	entrée	1	donnée
S	entrée	1	Commande de sélection
Y	sortie	1	donnée

comportement :

Tableau d'expression algébrique

S	Y
0	X0
1	X1

##### b) Analyse

décomposition :

inutile ici car cette fonction est déjà simple.

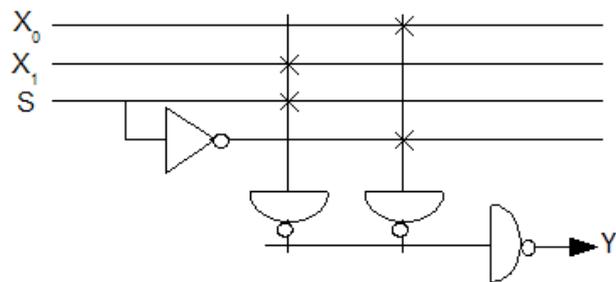
établir le polynôme booléen réduit :

X0 X1	00	01	11	10
S				
0	0	0	1	1
1	0	1	1	0

$$Y = S \cdot X1 + \bar{S} \cdot X0$$

synthèse :

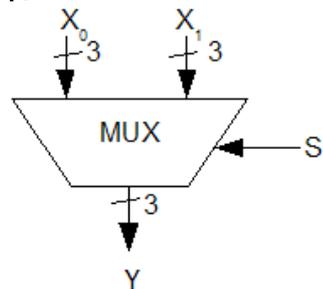
$$Y = (S \text{ NAND } X1) \text{ NAND } (\bar{S} \text{ NAND } X0)$$



2) Le multiplexeur à 2 entrées de 3 bits

a) Spécification

interface :



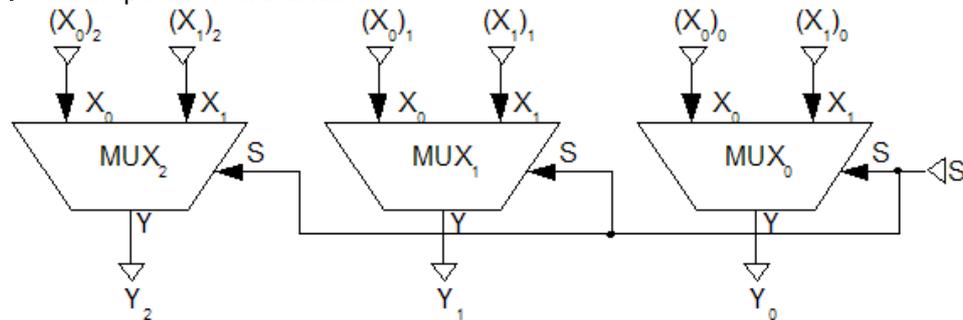
comportement :

S	Y
0	X0
1	X1



b) Analyse

décomposition en branches :



Chacune des branches ne va s'occuper que d'un seul bit (de largeur 1). Une boîte (MUX<sub>n</sub>) s'appelle une instance.

C'est un MUX<sup>3</sup>. schéma bloc (= bloc diagramme).

établir le polynôme booléen réduit :

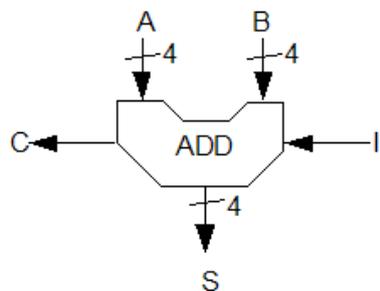
$$Y = S \cdot X1 + \bar{S} \cdot X0.$$



3) Addeur

a) Spécification

interface :



signal	direction	largeur	sémantique
A	E	4	opérateur
B	E	4	opérateur
I	E	1	Retenue d'entrée
S	S	4	Somme
C	S	1	Retenue de sortie

comportement :

$$(C,S) = A \# B \# I$$

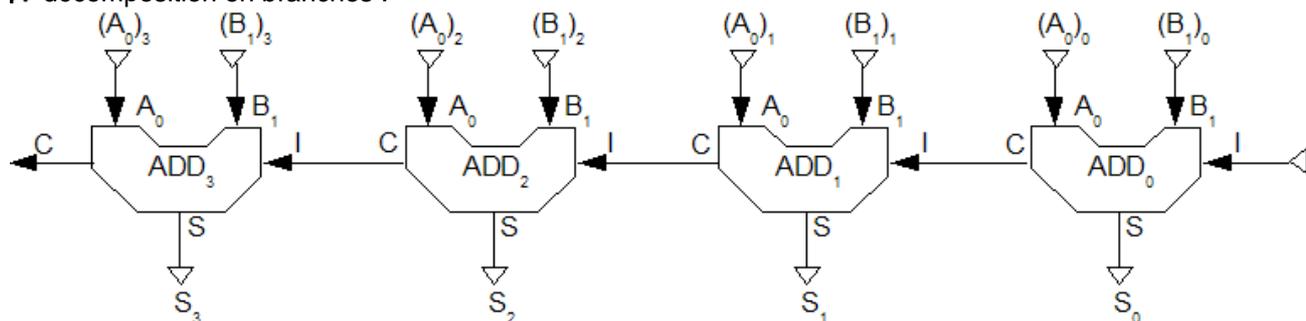
# : opérateur ADD (+ or, xor)

$$C = 1, S = 1010, (C,S) = CS = 11010$$



### b) Analyse

décomposition en branches :



établir le polynôme booléen réduit :

$$S = A \text{ xor } B \text{ xor } I$$

AB	00	01	11	10
I				
0	0	0	1	0
1	0	1	1	1

$$C = AB + AI + BI.$$

[Retour](#)



CHARDON Marion  
[Webmestre](#)